



PATENT
81880.0114

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Yoshio SHIMOAKA

Serial No: 10/786,890

Filed: February 25, 2004

For: Print Mask and Method of
Manufacturing Electronic
Components Using the Same

Art Unit: 2812

Examiner: Not Assigned

I hereby certify that this correspondence
is being deposited with the United States
Postal Service with sufficient postage as
first class mail in an envelope addressed
to:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450, on
May 25, 2004

Date of deposit

Shindale Ferguson

Name

May 25, 2004

Signature

Date

TRANSMITTAL OF PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application
No. 2003-047503, which was filed February 25, 2003, and application No. 2003-
204168, which was filed July 30, 2003, from which priority is claimed under 35
U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to
ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: May 25, 2004

By: 

Anthony J. Orler

Registration No. 41,232

Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 2 5 日
Date of Application:

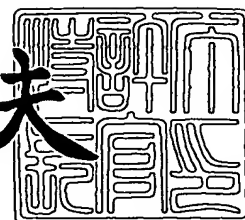
出 願 番 号 特 願 2 0 0 3 - 0 4 7 5 0 3
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 4 7 5 0 3]

出 願 人 京セラ株式会社
Applicant(s):

2 0 0 3 年 1 2 月 1 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 1 0 2 7 8 4

【書類名】 特許願

【整理番号】 28642

【あて先】 特許庁長官殿

【国際特許分類】 H05K 3/12

【発明者】

【住所又は居所】 鹿児島県始良郡隼人町内 9 9 9 番地 3 京セラ株式会社
鹿児島隼人工場内

【氏名】 下赤 善男

【特許出願人】

【識別番号】 000006633

【住所又は居所】 京都府京都市伏見区竹田鳥羽殿町 6 番地

【氏名又は名称】 京セラ株式会社

【代表者】 西口 泰夫

【手数料の表示】

【予納台帳番号】 005337

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書**【発明の名称】 フリップチップ型 I C の製造方法****【特許請求の範囲】**

【請求項 1】 上面に複数のバリアメタル層を配列させ、隣接するバリアメタル層間に回路配線を被着させるとともに、該回路配線をパッシベーション層で被覆してなる半導体ウエハと、前記バリアメタル層に対応する長穴状の開口を複数有した印刷マスクとを準備し、

該印刷マスクを、その開口がバリアメタル層上に位置するように半導体ウエハ上に配設し、しかる後、印刷マスク上に供給されるペーストを前記開口を介してバリアメタル層上に印刷・塗布し、バンプを形成するフリップチップ型 I C の製造方法において、

前記長穴状の開口は、その長手方向に沿ったエッジ部が直線状を成しており、該エッジ部を隣接するバリアメタル層間に設けられる回路配線に対して傾斜させたことを特徴とするフリップチップ型 I C の製造方法。

【請求項 2】 前記開口の短手方向の幅がバリアメタル層の幅よりも大きいことを特徴とする請求項 1 に記載のフリップチップ型 I C の製造方法。

【請求項 3】 前記開口のエッジ部が前記隣接するバリアメタル層間の回路配線に対して $5^{\circ} \sim 45^{\circ}$ 傾斜していることを特徴とする請求項 1 または請求項 2 に記載のフリップチップ型 I C の製造方法。

【発明の詳細な説明】**【0 0 0 1】****【発明の属する技術分野】**

本発明は、回路基板上にフェースダウンボンディングによって搭載されるフリップチップ型 I C の製造方法に関するものである。

【0 0 0 2】**【従来の技術】**

従来より、回路パターンを有した回路基板の上面に、I C をフェースダウンボンディングすること、すなわち、I C の集積回路形成面を回路基板と対面させた状態で I C を回路基板上に実装することが行われている。

【0003】

かかるフェースダウンボンディングに用いられる IC はフリップチップ型 IC と呼ばれ、その端子を回路基板上の回路パターンに対し半田等の導電材を介して接続させるようにしたものが一般的であった。

【0004】

このような従来のフリップチップ型 IC としては、集積回路が設けられている半導体ウエハの一主面に被着されたニッケル等から成る複数のバリアメタル層上に半田バンプを選択的に形成した構造のものが知られており、かかるフリップチップ型 IC を回路基板上に実装する場合は、フリップチップ型 IC の半田バンプが回路基板上の対応する回路パターンと対向するようにしてフリップチップ型 IC を回路基板上に載置させ、しかる後、半田バンプを高温で加熱・熔融させることによってフリップチップ型 IC のバリアメタル層が回路基板上の回路パターンに半田接合される。

【0005】

以上のようなフリップチップ型 IC は、通常、次のような手法により製作されている（図3乃至図5参照）。すなわち、

（1）上面に複数のバリアメタル層 13 を直線状に配列させ、隣接するバリアメタル層 13 間に回路配線 12 を被着させるとともに、該回路配線 12 をパッシベーション層 14 で被覆してなる半導体ウエハ 11 と、前記バリアメタル層 13 に 1 対 1 に対応し、該バリアメタル層よりもひと回り大きな長円状の開口 17 を複数有した印刷マスク 16 とを準備し、

（2）次に、該印刷マスク 16 を、その開口 17 がバリアメタル層 13 上に位置するように半導体ウエハ 11 上に配設し、

（3）続いて、印刷マスク 16 上に半田ペースト 15 を供給し、しかる後、スキージを印刷マスク 16 に対して押し付けながら所定の方角に移動させることにより、半田ペースト 15 を開口 17 を介してバリアメタル層 13 上に印刷・塗布し、

（4）最後に、塗布した半田ペースト 15 を熔融することによってバリアメタル層 13 上に球状の半田バンプを形成し、半導体ウエハ 11 を所定形状に加工する

ことによってフリップチップ型 IC が完成する。

【0006】

尚、前記回路配線 12 は、半導体ウエハ 11 上に設けられる図示しない半導体素子に電源電力や電気信号等を供給するための給電配線として機能するものであり、アルミニウム等の金属材料によりバリアメタル層 13 の配列方向と直交する方向に配されている。

【0007】

また長円状を成す前記開口 17 は、その長手方向に沿ったエッジ部が直線状に形成されており、印刷マスク 16 の配設時、エッジ部が隣接するバリアメタル層 13 間の回路配線に対して略平行に配された形となる（図 3 参照）。

【0008】

【特許文献 1】

特開昭 52-68366 号公報

【0009】

【発明が解決しようとする課題】

ところで、上述した半導体ウエハ 11 においては、隣接するバリアメタル層 13 間に所定厚みを有する回路配線 12 が設けられていることから、回路配線 12 を被覆するパッシベーション層 14 の表面には、回路配線 12 の外形に応じて上方に突出した突出部 14a が存在している。このような半導体ウエハ 11 に対して、上述の長円状の開口 17 を有する印刷マスク 16 を配設した場合、パッシベーション層 14 の突出部 14a の根元に存在する角部に開口 17 のエッジ部が位置することが多く、この状態で印刷マスク 16 を半導体ウエハ 11 に対して押圧すると、開口 17 のエッジ部が上記角部に食い込み、パッシベーション層 14 の表面が傷ついてしまう（図 4、図 5 参照）。それ故、パッシベーション層 14 の封止性が低下し、大気中の水分等による回路配線 12 の腐食が発生する恐れがある。

【0010】

本発明は上記課題に鑑み案出されたものであり、その目的はペーストの印刷時にパッシベーション層の表面に傷がつくことを有効に防止することが可能なフリ

ップチップ型 IC の製造方法を提供することにある。

【0011】

【課題を解決するための手段】

本発明のフリップチップ型 IC の製造方法は、上面に複数のバリアメタル層を配列させ、隣接するバリアメタル層間に回路配線を被着させるとともに、該回路配線をパッシベーション層で被覆してなる半導体ウエハと、前記バリアメタル層に対応する長穴状の開口を複数有した印刷マスクとを準備し、該印刷マスクを、その開口がバリアメタル層上に位置するように半導体ウエハ上に配設し、しかる後、印刷マスク上に供給されるペーストを前記開口を介してバリアメタル層上に印刷・塗布し、バンプを形成するフリップチップ型 IC の製造方法において、前記長穴状の開口は、その長手方向に沿ったエッジ部が直線状を成しており、該エッジ部を隣接するバリアメタル層間に設けられる回路配線に対して傾斜させたことを特徴とするものである。

【0012】

また本発明のフリップチップ型 IC の製造方法は、前記開口の短手方向の幅がバリアメタル層の幅よりも大きいことを特徴とするものである。

【0013】

更に本発明のフリップチップ型 IC の製造方法は、前記開口のエッジ部が前記隣接するバリアメタル層間の回路配線に対して $5^{\circ} \sim 45^{\circ}$ 傾斜していることを特徴とするものである。

【0014】

本発明によれば、半導体ウエハ上に印刷マスクを配設する際、印刷マスクの開口のエッジ部を、隣接するバリアメタル層間に存在する回路配線に対して傾斜させるようにしたことから、ペーストの印刷時、印刷マスクを半導体ウエハに対して押し付けたとしても、印刷マスクの開口のエッジ部全体が回路配線によって形成されたパッシベーション層の突出部近傍の角部に食い込んでパッシベーション層の表面に大きな傷がつくことを有効に防止できる。従って、パッシベーション層の封止性が良好に維持され、回路配線の腐食等の問題を解決することができる。

【0015】**【発明の実施の形態】**

以下、本発明を添付図面に基づいて詳細に説明する。

【0016】

図1は本発明の製造方法によって製作されたフリップチップ型ICの断面図であり、同図に示すフリップチップ型ICは、大略的に半導体ウエハ1と回路配線2とバリアメタル層3とパッシベーション層4と半田バンプ5とで構成されている。

【0017】

前記半導体ウエハ1は、単結晶シリコン等の半導体材料から成り、その上面に半導体素子（図示せず）や回路配線2、バリアメタル層3、パッシベーション層4等が被着され、これらを支持する支持母材として機能する。

【0018】

このような半導体ウエハ1は、例えば従来周知のチョコラルスキー法（引き上げ法）等によって形成された単結晶シリコンのインゴット（塊）を所定厚みにスライスして板体を得るとともに、その表面を研磨し、しかる後、従来周知の熱酸化法によって板体表面全体に絶縁膜を形成することによって製作される。

【0019】

また前記半導体ウエハ1上に形成される回路配線2は、アルミニウムや銅等の金属材料により $0.5\mu\text{m} \sim 1.5\mu\text{m}$ の厚みに被着されており、図示しない半導体素子に外部からの電源電力や電気信号等を供給するための給電配線として機能する。

【0020】

このような回路配線2の一部上面には複数のバリアメタル層3が半導体ウエハ1の端部に沿って直線状に配列されるように形成されており、該隣接するバリアメタル層間の領域に回路配線2の一部がバリアメタル層3の配列方向と直交するように介在されている。

【0021】

また前記バリアメタル層3は、例えば半導体ウエハ1側から亜鉛（Zn）、ニ

ッケル (Ni) 及び金 (Au) を順次積層させた3層構造を有しており、フリップチップ型 IC を回路基板上に実装する際、バリアメタル層 2 上に設けられる半田バンプ 4 の熔融に伴って回路配線を形成するアルミニウム等が浸蝕され、“食われ”が生じるのを有効に防止する作用を為す。

【0022】

尚、前記回路配線 2 は、従来周知のスパッタリング、フォトリソグラフィ技術、エッチング技術を採用することにより半導体ウエハ 1 の上面に所定パターンに形成され、また前記バリアメタル層 3 は、後述したパッシベーション層 4 より露出した回路配線 2 の一部上面に、従来周知の無電解メッキ法等を採用することにより、亜鉛 (Zn)、ニッケル (Ni) 及び金 (Au) を半導体ウエハ側より順次積層して円柱状を成すように形成される。

【0023】

一方、前記バリアメタル層 3 の非形成領域には、窒化珪素 (Si_3N_4) や酸化珪素 (SiO_2)、ポリイミド等の電気絶縁材料から成るパッシベーション層 4 が回路配線 2 や図示しない半導体素子を被覆するように被着されており、半導体素子や回路配線 2 を待機と良好に遮断することで、半導体素子や回路配線 2 が大気中に含まれている水分等の接触により腐食するのを有効に防止する作用を為す。

【0024】

このようなパッシベーション層 4 の下地となる半導体ウエハ 1 の上面のうち、隣接するバリアメタル層 3 間のパッシベーション層表面には、先に述べた回路配線 2 のパターン、厚みに対応した突出部 4a が回路配線 2 に沿って形成されている。

【0025】

尚、前記パッシベーション層 4 は、従来周知のスパッタリング、フォトリソグラフィ技術、エッチング技術等を採用することによって半導体ウエハ 1 の上面に $0.5\mu\text{m} \sim 3.0\mu\text{m}$ の厚みに形成される。

【0026】

そして、先に述べたバリアメタル層 3 の上面には球状の半田バンプ 5 が形成さ

れている。

【0027】

前記半田バンプ5は錫(Sn)と銀(Ag)と銅(Cu)とを96.5:3.0:0.5の比率で溶融・固化させた金属接合用の合金であり、フリップチップ型ICを回路基板上に実装する際、炉の中で加熱されることによって溶融し、フリップチップ型ICのバリアメタル層3と回路基板上の回路パターンとを半田接合させる作用を為す。

【0028】

かくして上述したフリップチップ型ICは、その一主面に設けられている複数の半田バンプが回路基板上の対応する回路パターンと対向するようにして回路基板上に載置され、しかる後、半田バンプを高温で加熱・溶融させ、該溶融した半田を回路基板上の回路パターン等に半田接合させることによって回路基板上に実装される。

【0029】

次に上述したフリップチップ型ICの半田バンプを形成する方法について図2を用いて説明する。

【0030】

(1) まず、上面に回路配線2やバリアメタル層3、パッシベーション層4を被着した半導体ウエハ1と、印刷マスク6と、半田ペースト5'とを準備する。

【0031】

前記印刷マスク6は、アルミニウム合金やNi合金等の金属材料により板状に形成されたマスク本体に、複数の開口7を穿設した構造を有しており、該開口7は、各々が長手方向に沿ったエッジ部が直線状を成す長穴形状に形成されており、該開口の短手方向の幅は半導体ウエハ1のバリアメタル層3の幅よりも大きく設定されている。尚、前記印刷マスク6は、マスク本体がNi合金から成る場合、従来周知のアディティブ法を採用することにより形成される。また開口7の形状としては長円形状や長方形、平行四辺形状等の長穴形状が考えられるが、長円形状に成しておけば、バリアメタル層3の配列方向にスキージを移動させる場合の半田ペースト5'の印刷特性、版離れ特性が優れ、好ましい。

【0032】

一方、半田ペースト 5' としては、多数の半田粒子にフラックス等を添加・混合して所定の粘度に調整したものが好適に用いられる。

【0033】

(2) 次に半導体ウエハ 1 上に印刷マスク 6 を配設する。

【0034】

このとき、印刷マスク 6 は、その開口 7 が半導体ウエハ 1 上の対応するバリアメタル層 3 の真上に位置するように配設され、しかも、開口 7 のエッジ部が上述した隣接するバリアメタル層 3 間の回路配線 2 に対して傾斜するように配設されている。従って、開口 7 のエッジ部がパッシベーション層表面に形成される突出部 4 a に対して傾斜することとなり、開口 7 のエッジ部の一部が突出部 4 a の表面で支持される。

【0035】

(3) 続いて、印刷マスク 6 上に半田ペースト 5' を供給するとともに、スキージの刃先を印刷マスク 6 に対して押し当てた状態でスキージを移動させ、半田ペースト 5' を印刷マスク 6 の開口 7 よりバリアメタル層 3 上に塗布する。

【0036】

このとき、印刷マスク 6 はスキージによって半導体ウエハ 1 に対して強く押し付けられることになるものの、先に述べたように、直線状を成す開口 7 のエッジ部が回路配線 2 に対して傾斜され、開口 7 のエッジ部が部分的に突出部 4 a の表面で支持されることから、開口 7 のエッジ部全体がパッシベーション層 4 の突出部 4 a 近傍の角部（突出部 4 a の側面とパッシベーション層 4 の平坦部との間の角部）に食い込み、パッシベーション層 4 の表面に大きな傷がつくといった不具合が有効に防止されることとなり、従って、パッシベーション層 4 の封止性が良好に維持され、回路配線 2 の腐食等の問題を解決することができる。

【0037】

ここで、開口 7 のエッジ部の回路配線 2 に対する傾斜角 α は $5^{\circ} \sim 45^{\circ}$ の範囲内に設定することが好ましく、傾斜角 α が 5° よりも小さいと、開口 7 のエッジ部をパッシベーション層 4 の突出部 4 a の表面で支持することが難しくなり、

一方、傾斜角 α が 45° よりも大きいと、開口 7 を高密度に配列することが難しくなるという不具合を誘発する。従って、開口 7 のエッジ部の回路配線 2 に対する傾斜角 α は $5^\circ \sim 45^\circ$ の範囲内に設定することが好ましく、開口 7 の高密度配列化の観点からは傾斜角 α を 30° 以下に設定することがより好ましい。

【0038】

また開口 7 を、そのエッジ部がパッシベーション層 4 に形成される突出部 4 a のうち、少なくとも 2 つの突出部 4 a の表面で支持されるように回路配線 2 に対して傾斜させることが好ましく、更に好ましくは開口 7 を、その一对のエッジ部の双方がそれぞれ少なくとも 2 つの突出部 4 a の表面で支持されるように開口 7 を回路配線に対して傾斜させると良い。

【0039】

(4) そして、バリアメタル層 3 上に塗布した半田ペースト 5' を乾燥させ、最後にこれを溶融することによって半田ペースト 5' 中に含まれている半田粒子を溶融して半田粒子同士を相互に結合させ、そのまま冷却することによってバリアメタル層 3 上に大きさが略均一に揃った球状の半田バンプ 5 が形成される。

【0040】

尚、本発明は上述の実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更、改良が可能である。

【0041】

例えば、上述の実施形態において、バンプを形成するためのペーストとして半田ペースト 5' を使用したが、これに代えて、銀ペースト等の他の導電ペーストを使用してバンプを形成するようにしても構わない。

【0042】

【発明の効果】

本発明によれば、半導体ウエハ上に印刷マスクを配設する際、印刷マスクの開口のエッジ部を、隣接するバリアメタル層間に存在する回路配線に対して傾斜させるようにしたことから、ペーストの印刷時、印刷マスクを半導体ウエハに対して押し付けたとしても、印刷マスクの開口のエッジ部全体が回路配線によって形成されたパッシベーション層の突出部近傍の角部に食い込んでパッシベーション

層の表面に大きな傷がつくことを有効に防止できる。従って、パッシベーション層の封止性が良好に維持され、回路配線の腐食等の問題を解決することができる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態にかかるフリップチップ型 IC の製造方法によって製作されたフリップチップ型 IC の断面図である。

【図 2】

図 1 のフリップチップ型 IC の製造時において、印刷マスクを半導体ウエハ上に配設した場合の両者の位置関係を示す平面図である。

【図 3】

従来のフリップチップ型 IC の製造時において、印刷マスクを半導体ウエハ上に配設した場合の両者の位置関係を示す平面図である。

【図 4】

従来のフリップチップ型 IC の半田ペーストを形成する印刷工程を示す図である。

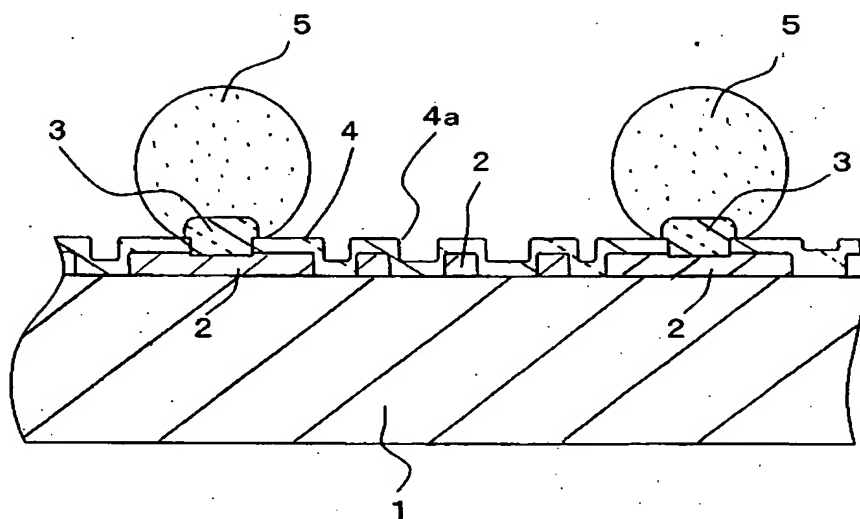
【図 5】

従来のフリップチップ型 IC の半田ペーストを形成する印刷工程を示す図である。

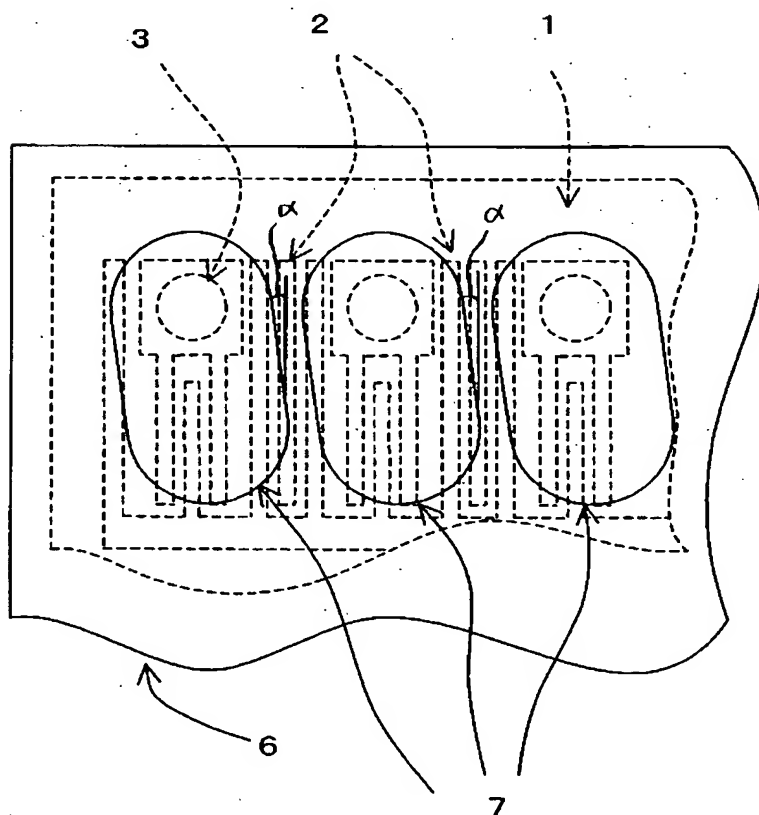
- 1・・・半導体ウエハ
- 2・・・回路配線
- 3・・・バリアメタル層
- 4・・・パッシベーション層
- 5・・・半田バンプ
- 5'・・・半田ペースト
- 6・・・印刷マスク
- 7・・・開口

【書類名】 図面

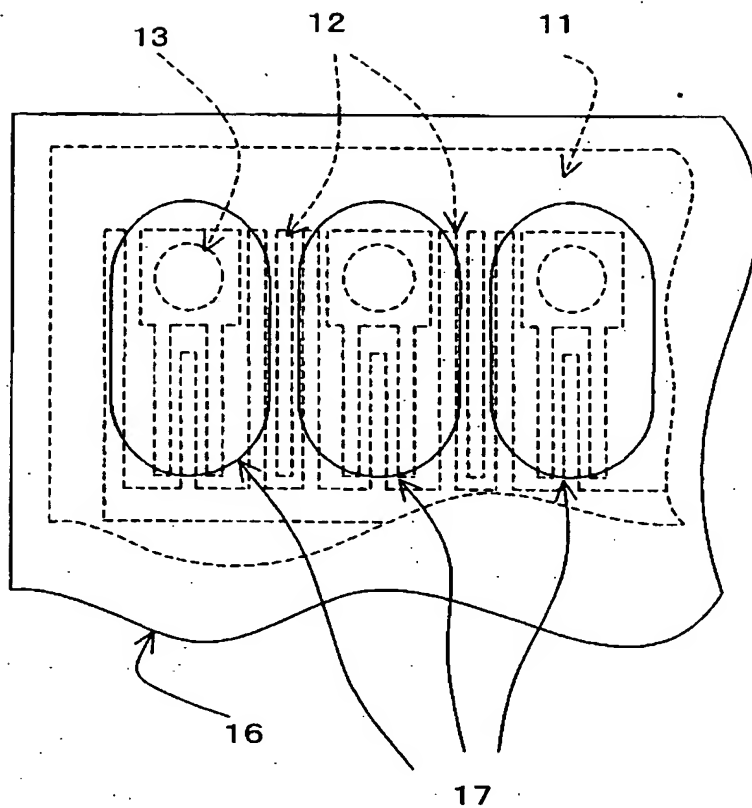
【図 1】



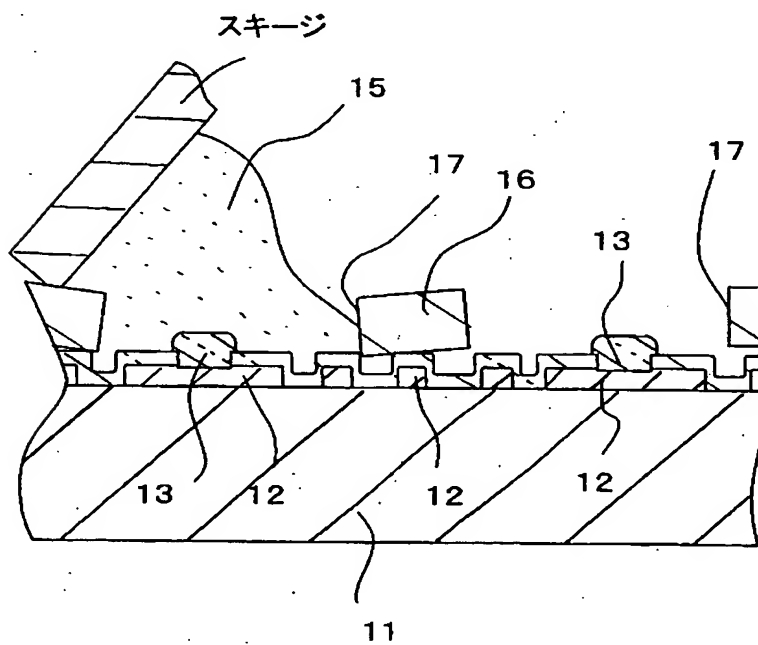
【図 2】



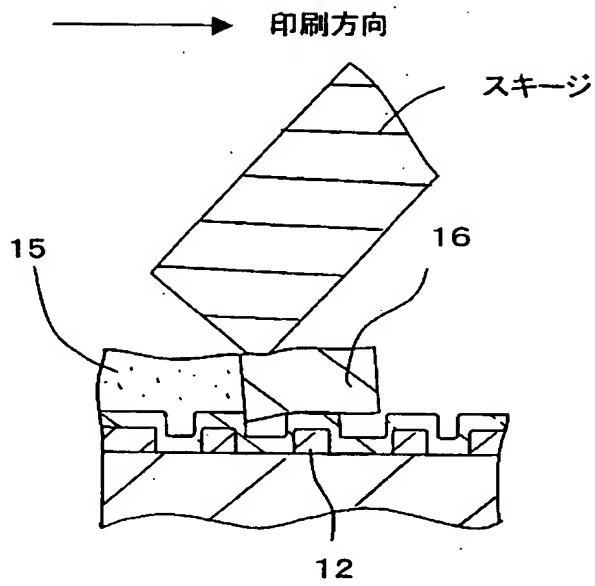
【図3】



【図4】



【図 5】



【書類名】 要約書**【要約】**

【課題】 ペーストの印刷時にパッシベーション層の表面に傷がつくことを有効に防止することが可能なフリップチップ型 IC の製造方法を提供する。

【解決手段】 上面に複数のバリアメタル層 3 を配列させ、隣接するバリアメタル層間に回路配線 2 を被着させるとともに、該回路配線 2 をパッシベーション層で被覆してなる半導体ウエハ 1 と、前記バリアメタル層 3 に対応する長穴状を成す開口 7 を複数有した印刷マスク 6 とを準備し、該印刷マスク 6 を半導体ウエハ 1 上に配設し、しかる後、印刷マスク 6 上に供給されるペーストを開口 7 を介してバリアメタル層 3 上に印刷・塗布し、バンプを形成するフリップチップ型 IC の製造方法において、前記長穴状の開口 7 は、その長手方向に沿ったエッジ部が直線状を成しており、該エッジ部を隣接するバリアメタル層 3 間に設けられる回路配線 2 に対して傾斜させる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 4 7 5 0 3
受付番号	5 0 3 0 0 3 0 1 7 4 6
書類名	特許願
担当官	第四担当上席 0 0 9 3
作成日	平成 1 5 年 2 月 2 6 日

< 認定情報・付加情報 >

【提出日】	平成15年 2月25日
-------	-------------

次頁無

特願 2 0 0 3 - 0 4 7 5 0 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 6 6 3 3]

1. 変更年月日 1 9 9 0 年 8 月 1 0 日
 [変更理由] 新規登録
 住 所 京都府京都市山科区東野北井ノ上町 5 番地の 2 2
 氏 名 京セラ株式会社

2. 変更年月日 1 9 9 8 年 8 月 2 1 日
 [変更理由] 住所変更
 住 所 京都府京都市伏見区竹田鳥羽殿町 6 番地
 氏 名 京セラ株式会社